

Signal processing method of timing controller for liquid crystal display module

Publication number: TW514859B

Publication date: 2002-12-21

Inventor: BAI FENG-TING (TW); WANG CHUAN-YING (TW);
WANG JR-WEI (TW)

Applicant: HANNSTAR DISPLAY CORP (TW)

Classification:

- international: G02F1/133; G09G3/20; G09G3/36; H04N5/66;
G02F1/13; G09G3/20; G09G3/36; H04N5/66; (IPC1-7):
G09G3/36

- European: G09G5/00T4

Application number: TW20000113199 20000704

Priority number(s): TW20000113199 20000704

Also published as:

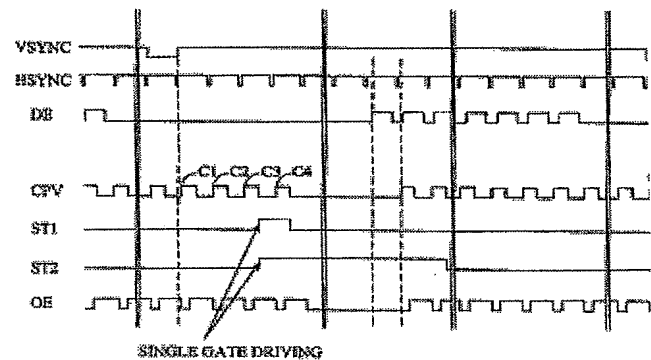


US7224340 (B2)
US2002003523 (A)
JP2002091404 (A)

Report a data error he


Abstract of TW514859B

A signal processing method for timing controller used in a liquid crystal display (LCD) module is disclosed in the present invention. In the invention, by using the rising edge or the falling edge of the synchronous signal as the reference of signal processing, a suspending process is conducted onto the outputs of CPV (scanning clock timing signal), STV1, and STV2-OE after the control signals of LCD module such as the vertical scan trigger control signals (STV1, STV2) and the output scan waveform enable control signal (OE) are generated.



Data supplied from the esp@cenet database - Worldwide

申請日期： 89.7.4	案號： 89113199
類別： G-96 3/16	
(以上各欄由本局填註)	

公告本		發明專利說明書	514859
一、發明名稱	中文	用於液晶顯示器模組之時序控制器之信號處理方法	
	英文		
二、發明人	姓名 (中文)	1. 白鳳霆 2. 王傳穎 3. 王智偉	
	姓名 (英文)	1. 2. 3.	
	國籍	1. 中華民國 2. 中華民國 3. 中華民國	
	住、居所	1. 新竹市建中一路37號8樓之5 2. 高雄縣鳳山市文華街43號 3. 新竹市新莊街146號5樓	
三、申請人	姓名 (名稱) (中文)	1. 瀚宇彩晶股份有限公司	
	姓名 (名稱) (英文)	1.	
	國籍	1. 中華民國	
	住、居所 (事務所)	1. 台北市民生東路三段115號5樓	
	代表人 姓名 (中文)	1. 焦佑麒	
	代表人 姓名 (英文)	1.	
			

1000

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

四、中文發明摘要 (發明之名稱：用於液晶顯示器模組之時序控制器之信號處理方法)

一種用於液晶顯示器模組之時序控制器之信號處理方法，係以同步訊號的上升緣或下降緣作訊號處理的基準，產生液晶顯示器模組的控制訊號如垂直掃描觸發控制訊號(STV1, STV2)及輸出掃描波形致能控制訊號(OE)之後，將CPV(掃描時脈時序訊號)、STV1、STV2、OE作暫停輸出的處理。

英文發明摘要 (發明之名稱：)



五、發明說明 (1)

本發明係有關一種信號處理方法，特別有關於用於液晶顯示器模組之時序控制器之信號處理方法。

依據美國專利第5856818號所述，如第1圖所示，液晶顯示器模組10具有一時序控制器12，其於接收用水平同步訊號HSYNC、垂直同步訊號VSYNC、顯示資料致能訊號DE之輸入信號後，經信號處理產生LCD面板14之閘驅動器16和源驅動器18所需之輸出信號，例如是掃描時脈時序訊號CPV、垂直掃描觸發控制訊號(STV1, STV2)、或輸出掃描波形致能控制訊號(OE)。

另一種輸入模式係如第2圖所示，其直接以顯示資料致能訊號DE為輸入信號，經信號處理產生LCD面板14之閘驅動器16和源驅動器18所需之輸出信號，例如是掃描時脈時序訊號CPV、垂直掃描觸發控制訊號(STV1, STV2)、或輸出掃描波形致能控制訊號(OE)。

其中，傳統時序控制器之信號處理方法係如第3圖或第4圖所示，其多是利用前一水平及垂直週期的記憶值來作下一個控制訊號的產生基準。當液晶顯示器模組(LCD module)採用DE Mode(資料致能模式)的同步方式，或是HSYNC, VSYNC, DE(水平同步、垂直同步和資料致能)三個同步訊號的處理方式時，在傳統的時序控制器(Timing Controller)上都是採用水平及垂直週期的記憶值來作控制訊號解碼的基準，例如在資料致能信號DE之垂直遮沒期間VB(v-blank)，由掃描時脈時序訊號CPV產生垂直掃描觸發控制訊號(STV1, STV2)。



五、發明說明 (2)

然而如對應第3及第4圖之信號處理方法之第5圖及第6圖所示，因為時序控制產生器採用水平及垂直週期的記憶值，如垂直遮沒期間VB(v-blank)、掃描時脈時序訊號CPV作訊號處理的基準時，由於水平及垂直週期訊號的不穩定，因而造成影像訊號的水平或是垂直週期的變動，此種週期的變動對於時序控制產生器而言，會引起控制訊號的誤動作，例如在資料致能信號DE之垂直遮沒期間VB(v-blank)後，才由掃描時脈時序訊號CPV產生垂直掃描觸發控制訊號(STV1, STV2)，使得LCD模組的顯像畫面產生抖動或是跳動的現象。其中，垂直掃描觸發控制訊號STV包括第一垂直掃描觸發控制訊號STV1，用於決定畫面起始掃描位置，及第二垂直掃描觸發控制訊號STV2，用於補償液晶顯示器之閃爍與畫面亮度。

有鑑於此，本發明的主要目的，在於解決傳統時序控制器以週期記憶值作訊號處理基準所產生的問題，所以提出以即時處理的方式，而不採用週期記憶值的處理方式，達到控制訊號能夠即時處理，以獲得正確的LCD模組驅動控制波形。

本發明以即時方式作控制訊號的處理，可以將因為週期變動造成的時序控制器誤動作克服，基本上，在DE Mode時，是利用DE訊號解碼產生的垂直同步訊號作參考基準，而不用水平及垂直週期值作處理基準，在產生的垂直同步訊號的上升緣或下降緣作訊號處理的基準，即時地產生LCD模組的控制訊號，如於即時地產生垂直掃描觸發控



五、發明說明 (3)

制訊號 (STV1, STV2) 及掃描波形輸出致能控制訊號 (OE) 後, 將CPV(掃描時脈時序訊號), STV1, STV2, 及OE作暫停輸出的處理, 直到時序控制器偵測到垂直遮沒週期後之第一個DE訊號後, 再重新輸出正常的控制訊號, 以達到即時驅動的目的。

若是時序控制器同時接收DE, HSYNC, 及VSYNC三個外界的同步訊號時, 便利用HSYNC與VSYNC來作即時產生控制訊號的處理基準。HSYNC用來重置每個水平週期, VSYNC同DE Mode的處理方式相同, 利用VSYNC的上升緣或是下降緣作控制訊號產生的基準, 產生LCD模組的控制訊號, 對應時序上的控制訊號輸出後, 即將控制訊號CPV, STV1, STV2, 及OE作暫停輸出的處理(處理方式與DE Mode相同)。

圖式之簡單說明:

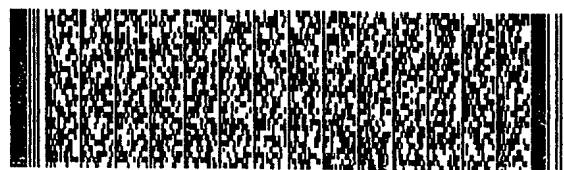
為使本發明之上述目的、特徵、和優點能更明顯易懂, 下文特舉較佳實施例, 並配合所附圖式, 作詳細說明如下:

第1圖係同時接收DE, HSYNC, 及VSYNC三個同步訊號時之液晶顯示器模組的示意方塊圖;

第2圖係DE Mode時之液晶顯示器模組的示意方塊圖;

第3圖係同時接收DE, HSYNC, 及VSYNC三個同步訊號時, 習知液晶顯示器模組之信號時序圖;

第4圖係DE Mode時, 習知液晶顯示器模組之信號時序圖;



五、發明說明 (4)

第5圖係同時接收DE, HSYNC, 及VSYNC三個同步訊號時, 習知液晶顯示器模組產生誤動作之信號時序圖;

第6圖係DE Mode時, 習知液晶顯示器模組產生誤動作之信號時序圖;

第7圖係根據本發明一較佳實施例, 同時接收DE, HSYNC, 及VSYNC三個同步訊號時之液晶顯示器模組的信號時序圖; 以及

第8圖係根據本發明一較佳實施例, DE Mode時之液晶顯示器模組的信號時序圖。

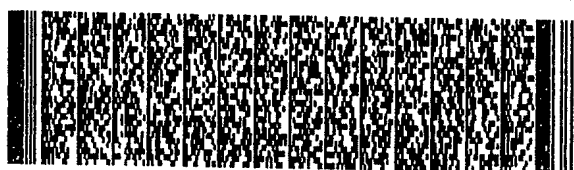
符號說明:

10~液晶顯示器模組; 12~時序控制器(timing controller); 14~液晶顯示器面板(LCD panel); 16~閘驅動器(gate driver); 18~源驅動器(source driver); HSYNC~水平同步訊號; VSYNC~垂直同步訊號; DE~顯示資料致能訊號; CPV~掃描時脈時序訊號; STV1, STV2~垂直掃描觸發控制訊號; C1-Cn~掃描時脈時序週期; 以及OE~輸出掃描波形致能控制訊號。

實施例

請參閱第7及第8圖, 為了解決傳統時序控制器以週期記憶值作訊號處理基準所產生的現象, 所以本發明提出以即時處理的方式, 而不採用週期記憶值的處理方式, 達到控制訊號能夠即時處理, 以獲得正確的LCD模組驅動控制波形。

請參閱第2及第8圖, 在DE Mode時, 係利用DE 訊號解

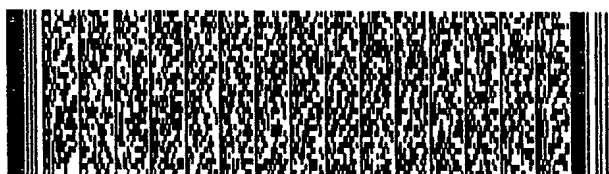


五、發明說明 (5)

碼產生的垂直同步訊號作參考基準，而不用垂直遮沒期間VB(v-blank)、掃描時脈時序訊號CPV作處理基準，在產生的垂直同步訊號的上升緣或下降緣作訊號處理的基準，即時地產生LCD模組10的控制訊號，如於即時地產生垂直掃描觸發控制訊號(STV1, STV2)及掃描波形輸出致能控制訊號(OE)後，將CPV(掃描時脈時序訊號)，STV1, STV2, 及OE作暫停輸出的處理，直到時序控制器12偵測到垂直遮沒週期後之第一個DE訊號後，再重新輸出正常的控制訊號，以達到即時驅動的目的。

請參閱第1及第7圖，若是時序控制器12同時接收DE, HSYNC, 及VSYNC三個外界的同步訊號時，便利用HSYNC與VSYNC來作即時產生控制訊號的處理基準。HSYNC用來重置每個水平週期，VSYNC同DE Mode的處理方式相同，利用VSYNC的上升緣或是下降緣作控制訊號產生的基準，產生LCD模組10的控制訊號，對應時序上的控制訊號輸出後，即將控制訊號CPV, STV1, STV2, 及OE作暫停輸出的處理(處理方式與DE Mode相同)。

為了解決傳統時序控制器以垂直遮沒期間VB(v-blank)、掃描時脈時序訊號CPV作訊號處理基準所產生的現象，所以本發明提出一種用於液晶顯示器模組10之時序控制器12之信號處理方法，其步驟為：首先，時序控制器12接收一資料致能信號DE，其具有一垂直遮沒期間VB；時序控制器12產生一掃描時脈時序訊號CPV，其具有複數個掃描時脈時序週期C1-Cn；接著，依據該掃描時脈



五、發明說明 (6)

時序訊號CPV之複數個掃描時脈時序週期C1-Cn，時序控制器12同步產生複數個輸出掃描波形致能控制訊號OE；接著，於垂直遮沒期間VB結束前，且在垂直遮沒期間VB開始後之至少一個掃描時脈時序週期C1以上，產生垂直掃描觸發控制訊號STV（包括STV1，STV2）；以及，時序控制器12暫停輸出該CPV、STV（包括STV1，STV2）、及OE，直到垂直遮沒期間VB結束。

本發明雖以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



六、申請專利範圍

1. 一種用於液晶顯示器模組之時序控制器之信號處理方法，包括下列步驟：

(a) 接收一資料致能信DE，其具有一垂直遮沒期間；

(b) 產生一掃描時脈時序訊號CPV，其具有複數個掃描時脈時序週期C1-Cn；

(c) 依據該掃描時脈時序訊號CPV之複數個掃描時脈時序週期C1-Cn，同步產生複數個輸出掃描波形致能控制訊號OE；及

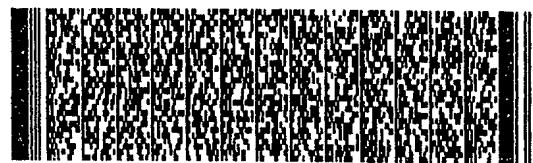
(d) 於該垂直遮沒期間VB結束前，且在該垂直遮沒期間開始後之至少一個掃描時脈時序週期C1以上，產生垂直掃描觸發控制訊號STV。

2. 如申請專利範圍第1項所述之方法，其中，該步驟(c)為在該垂直遮沒期間VB開始後之至少三個掃描時脈時序週期C3以上，產生垂直掃描觸發控制訊號STV。

3. 如申請專利範圍第1項所述之方法，其更包括於執行該步驟(d)後，暫停輸出該CPV、STV、及OE之步驟，直到該垂直遮沒期間VB結束。

4. 如申請專利範圍第1項所述之方法，其中該垂直掃描觸發控制訊號STV包括一第一垂直掃描觸發控制訊號STV1，用於決定畫面起始掃描位置，及一第二垂直掃描觸發控制訊號STV2，用於補償液晶顯示器之閃爍與畫面亮度。

5. 如申請專利範圍第1項所述之方法，其中該垂直掃描觸發控制訊號STV只應用一第一垂直掃描觸發控制訊號

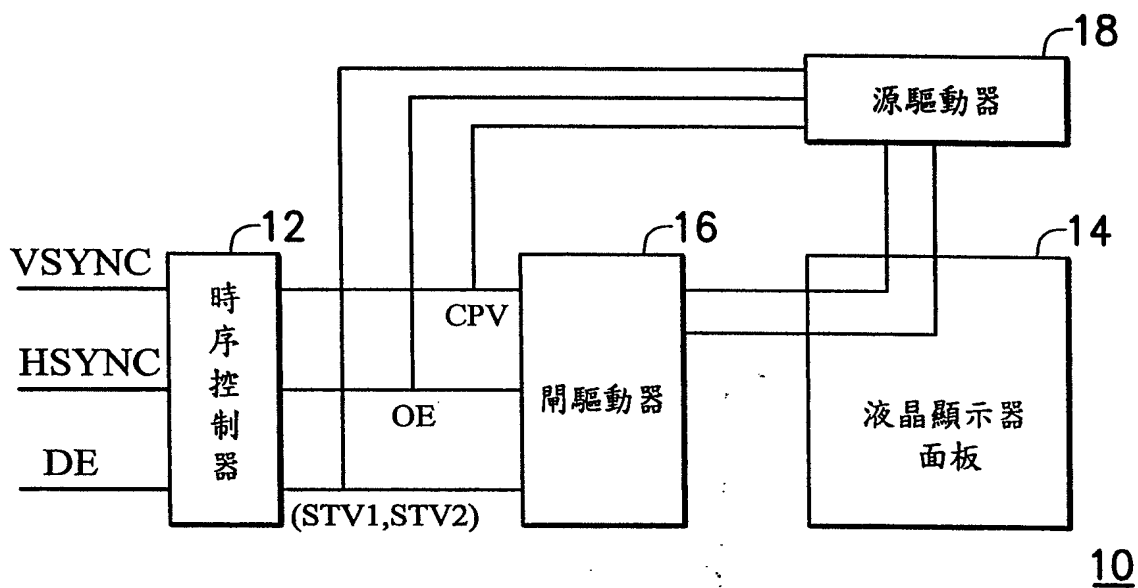


六、申請專利範圍

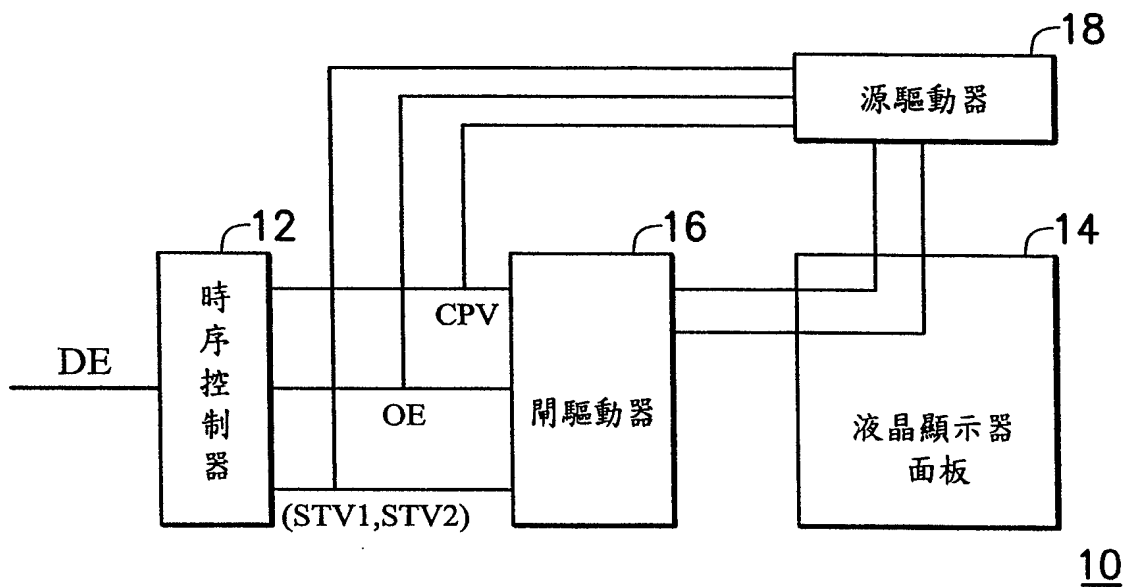
STV1 來決定畫面起始掃描位置。



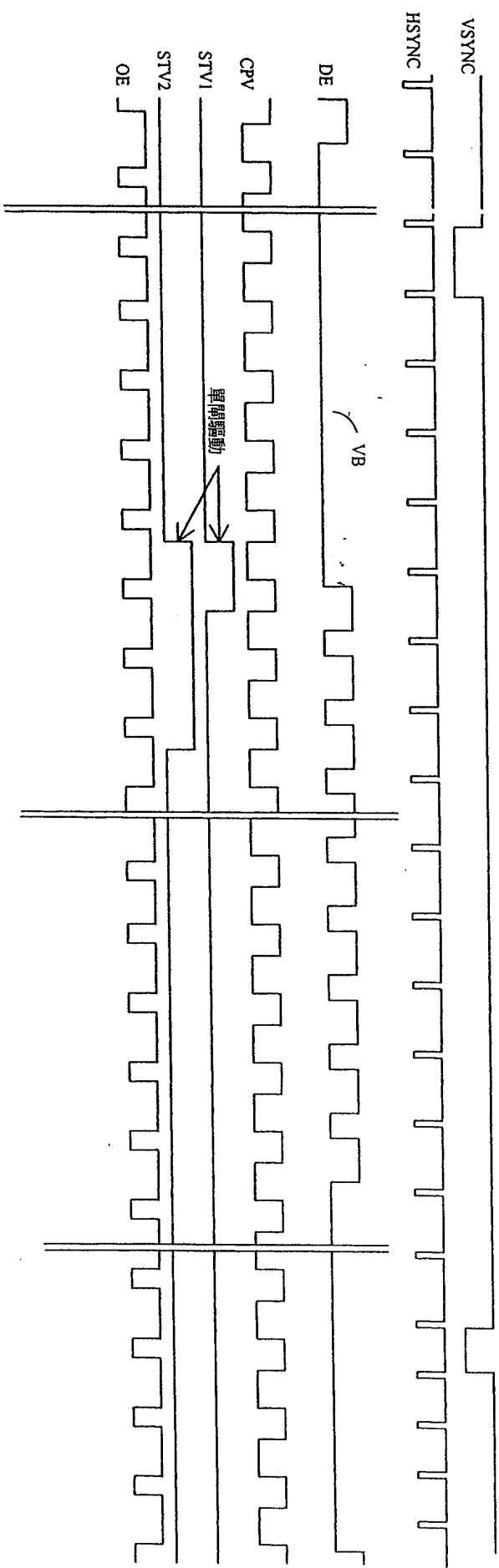
89113199



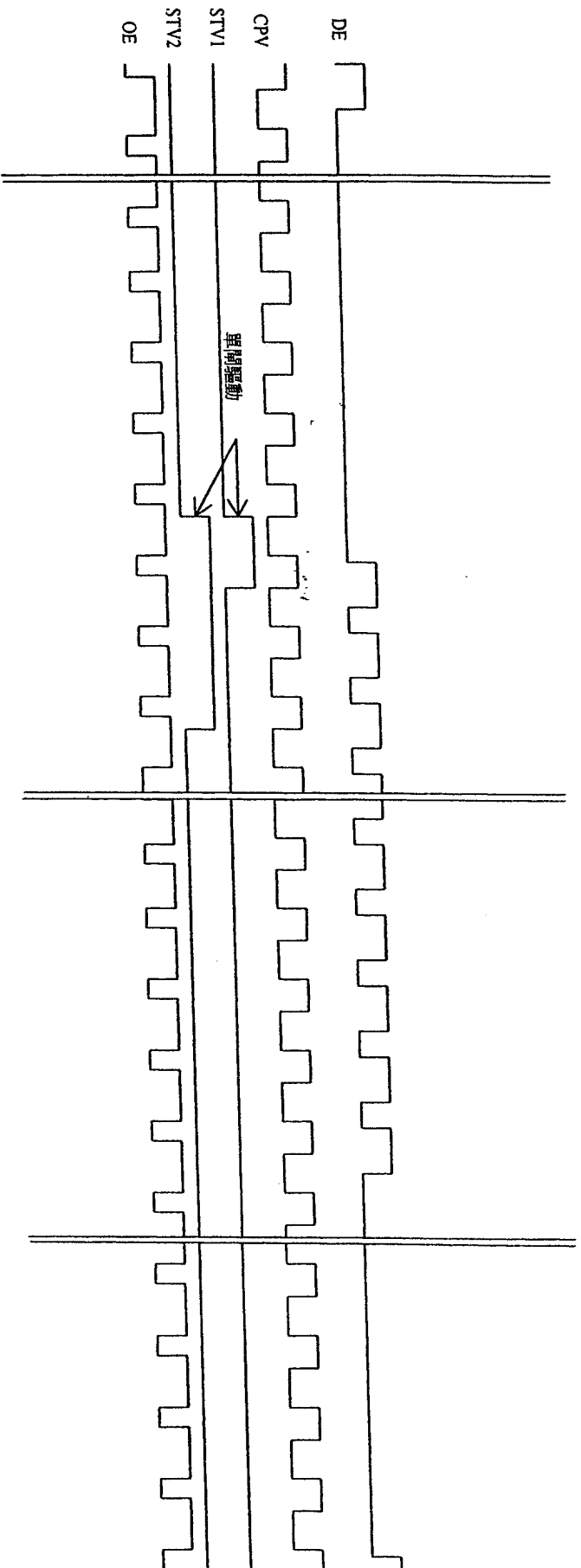
第 1 圖



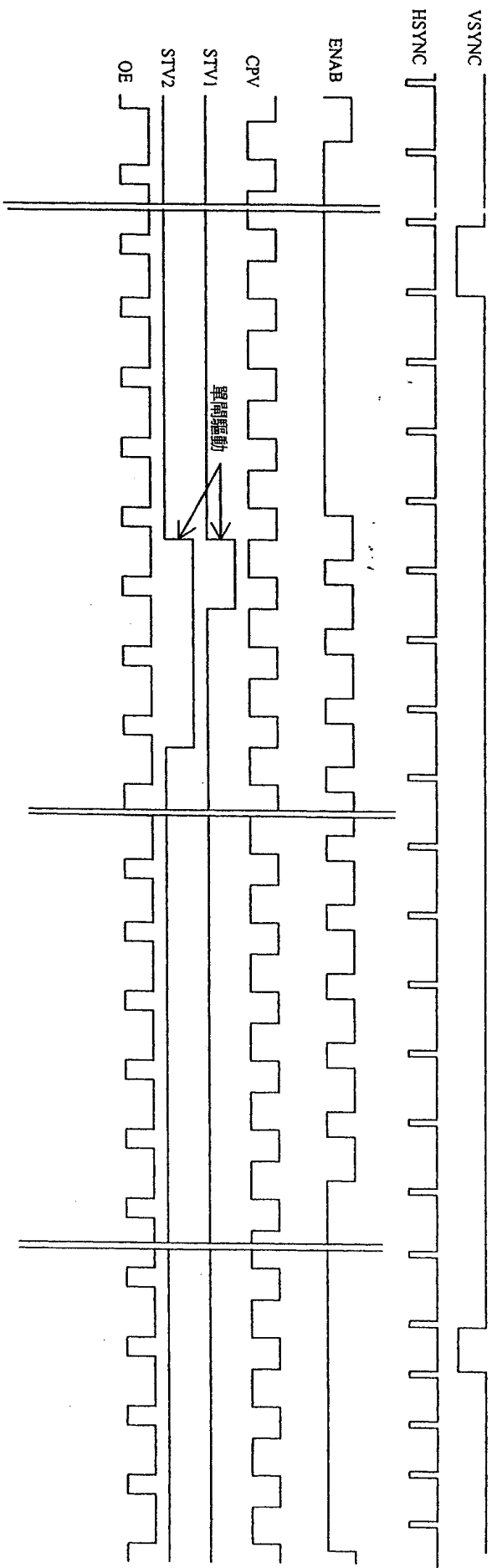
第 2 圖



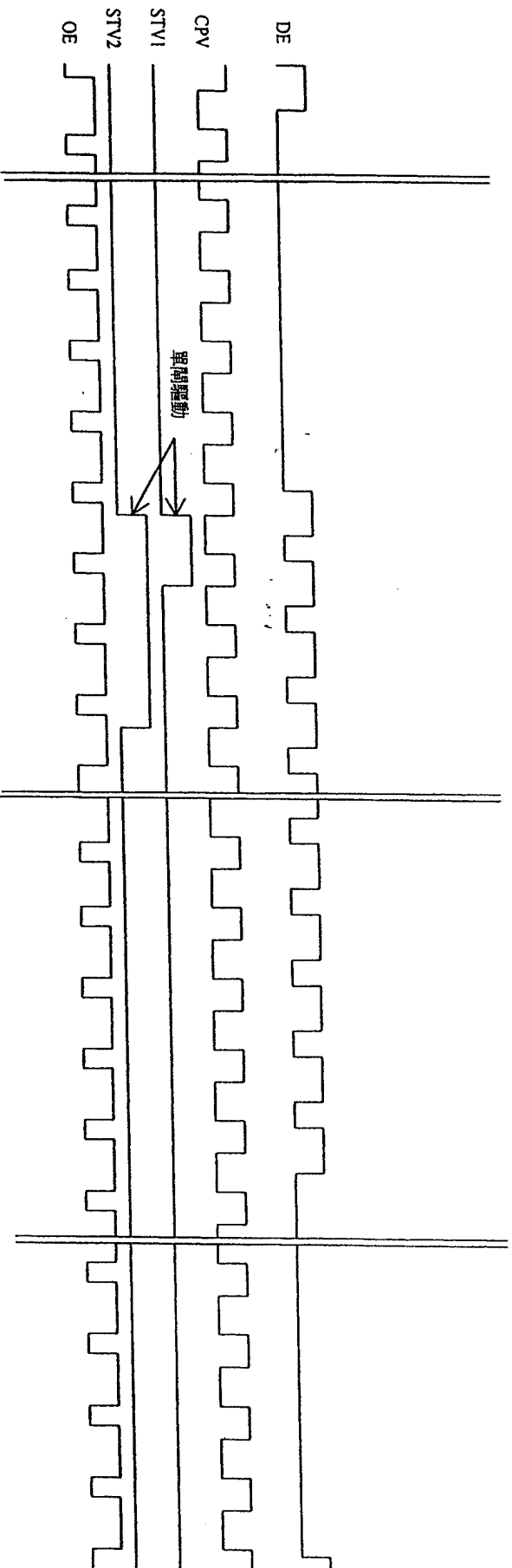
第3圖



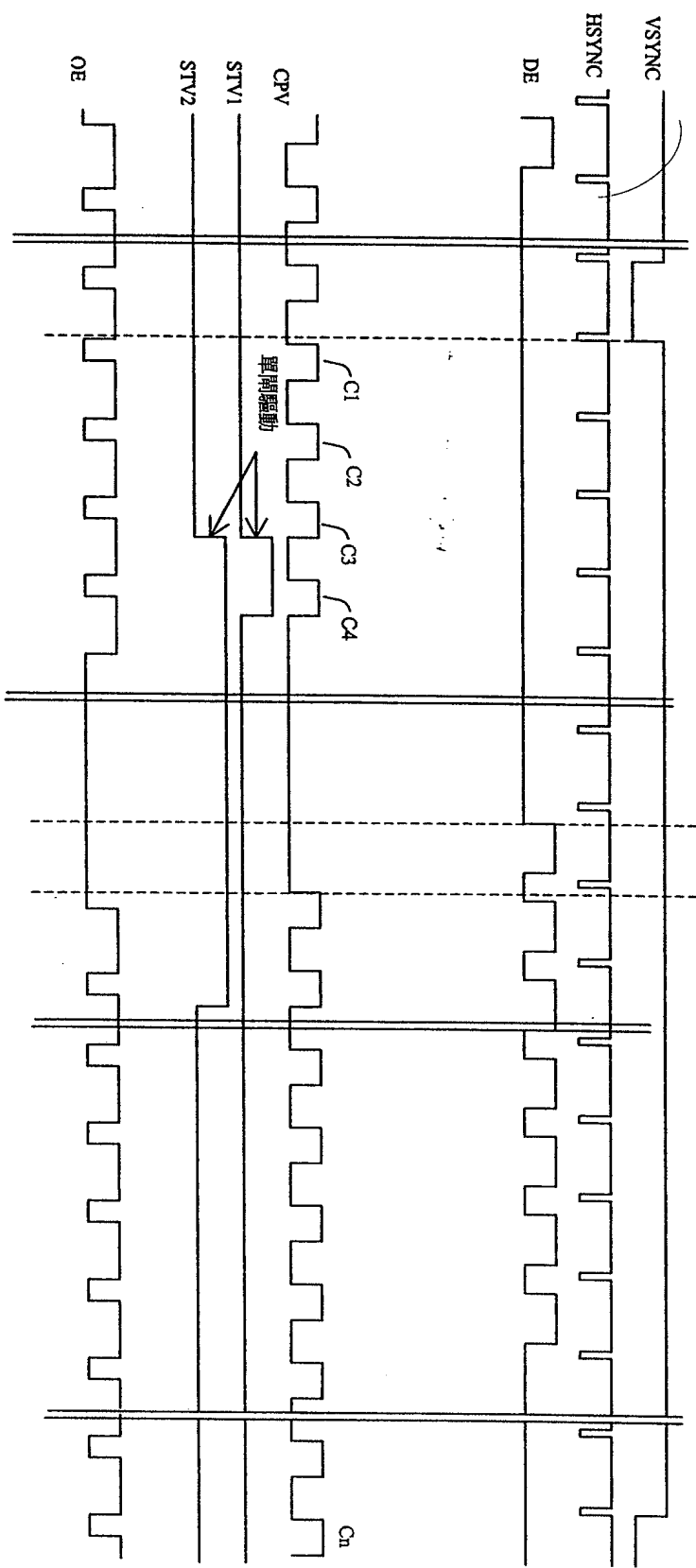
第4圖



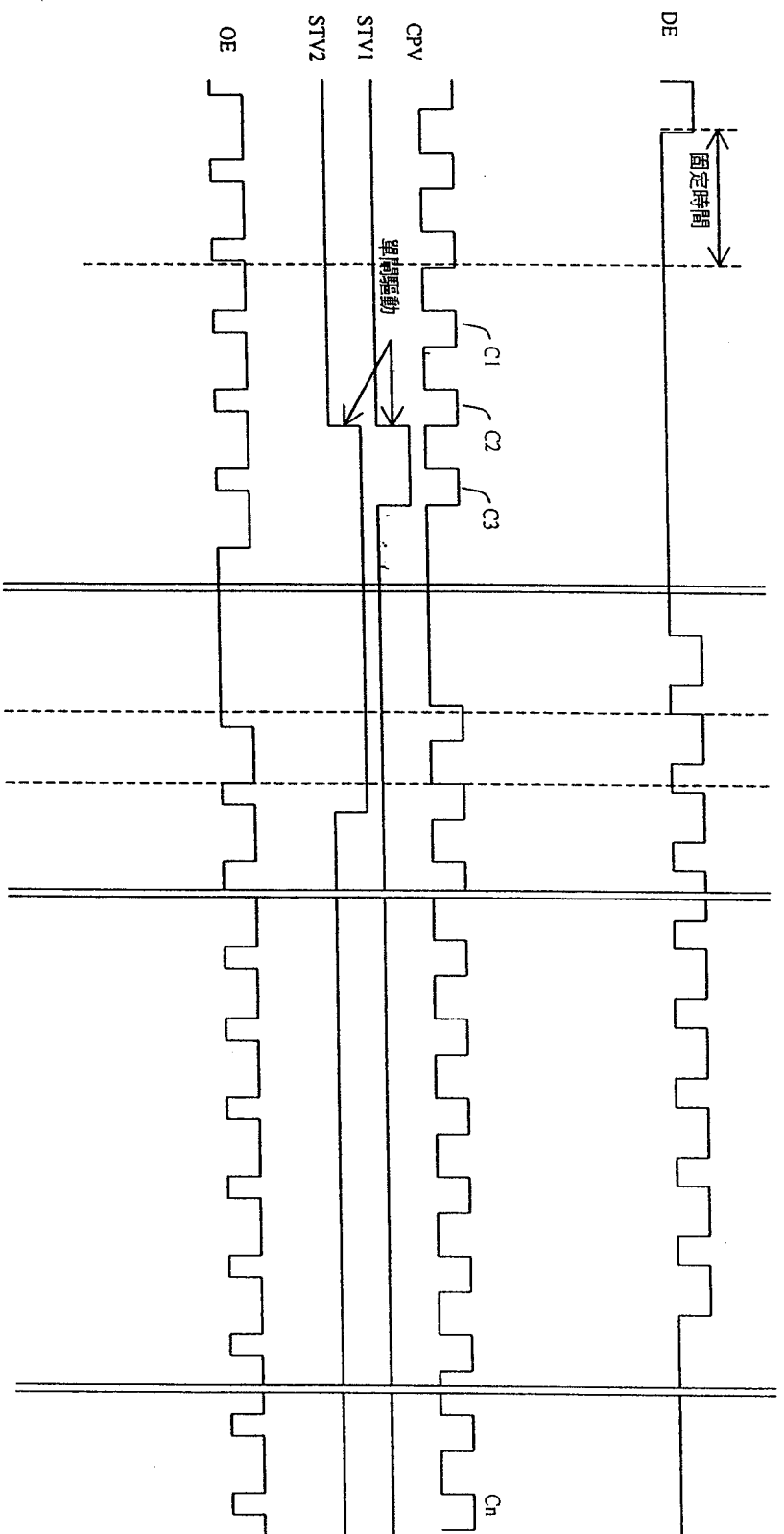
第5圖



第 6 圖



第7圖



第 8 圖